

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder：

申請日：西元 2001 年 11 月 23 日
Application Date

申請案號：090129131
Application No.

申請人：奇美電子股份有限公司
Applicant(s)

RECEIVED
SEP 25 2002
Technology Center 2600

局長
Director General

蔡練生

發文日期：西元 2002 年 9 月 10 日
Issue Date

發文字號：09111017318
Serial No.

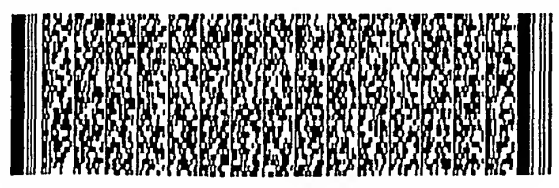
90129031

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中文	一種低閃爍液晶顯示面板
	英文	A LIQUID CRYSTAL DISPLAY HAVING REDUCED FLICKER
二、發明人	姓名 (中文)	1. 李欣達 2. 吳昭文
	姓名 (英文)	1. Lee, Chin-Ta 2. Wu, Chao-Wen
	國籍	1. 中華民國 2. 中華民國
	住、居所	1. 桃園縣桃園市守法路名人巷十三號六樓 2. 宜蘭縣宜蘭市文化里十二鄰軍民路九巷二十號
三、申請人	姓名 (名稱) (中文)	1. 奇美電子股份有限公司
	姓名 (名稱) (英文)	1. Chi Mei Optoelectronics Corporation
	國籍	1. 中華民國
	住、居所 (事務所)	1. 台南縣台南科學工業園區新市鄉奇業路一號
	代表人 姓名 (中文)	1. 許文龍
	代表人 姓名 (英文)	1.

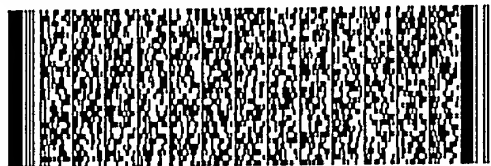


四、中文發明摘要 (發明之名稱：一種低閃爍液晶顯示面板)

本發明提供一種低閃爍液晶顯示面板，其包含有複數條訊號線、複數條掃描線以及複數個像素。每一該像素包含有一具有一像素電極與一儲存電容之液晶單元，以及一開關電晶體。其中該開關電晶體包含有一閘極電連接於該複數條掃描線其中之一、一汲極、以及一源極。其中該閘極與該源極之間具有一重疊區域，且該重疊區域之面積係隨著相對應於該重疊區域之掃描線之一輸入端與相對應於該重疊區域之像素之距離增加而增加。

英文發明摘要 (發明之名稱：A LIQUID CRYSTAL DISPLAY HAVING REDUCED FLICKER)

The invention provides a liquid crystal display (LCD) having reduced flicker. The LCD includes a plurality of data lines, a plurality of scan lines, and a plurality of pixels. Each pixel includes a liquid crystal cell having a pixel electrode and a storage capacitor, and a switching transistor. The switching transistor includes a gate electrode connected to one of the scan lines, a drain electrode connected to one of the data lines, and a source electrode connected to the



四、中文發明摘要 (發明之名稱：一種低閃爍液晶顯示面板)

英文發明摘要 (發明之名稱：A LIQUID CRYSTAL DISPLAY HAVING REDUCED FLICKER)

pixel electrode. An overlap region is between the gate electrode and the source electrode. An area of the overlap region increases by increasing a distance between an input-end of the scan line corresponding to the overlap region and the pixel electrode corresponding to the overlap region.



本案已向

主張優先權

國(地區)申請專利

申請日期

案號

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

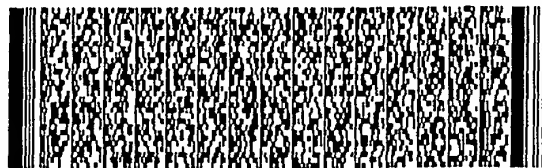
發明之領域

本發明係關於一種液晶顯示面板 (liquid crystal display, LCD)，特別是一種低閃爍液晶顯示面板。

背景說明

薄膜電晶體平面顯示器，特別是薄膜電晶體液晶顯示器 (以下簡稱 TFT-LCD)，主要是利用成矩陣狀排列的薄膜電晶體，配合適當的電子元件來驅動液晶像素，以產生豐富亮麗的圖形。由於 TFT-LCD 具有外型輕薄、耗電量少以及無輻射污染等特性，因此被廣泛地應用在筆記型電腦 (notebook)、個人數位助理 (PDA) 等攜帶式資訊產品上，甚至已有逐漸取代傳統桌上型電腦之 CRT 監視器的趨勢。

請參考圖一與圖二，圖一為一般 TFT-LCD 之示意圖，圖二則為一像素之等效電路示意圖。如圖一所示，一 TFT-LCD 10 包含有一掃描線驅動電路區 12、一訊號線驅動電路區 14 以及一像素陣列 (pixel array) 區 16，其中像素陣列區 16 內包含有複數個像素，而圖一所示之像素 A、像素 B 及像素 C 係位在同一條掃描線上。如圖二所示，一像素 20 包含有一液晶單元 LC 連接至一共通電極 CE (common counter electrode) 與一薄膜電晶體 TFT，其中薄膜電晶體 TFT 的閘極係連接一掃描線 G_0 ，其汲極連接一訊號線 D_0 ，



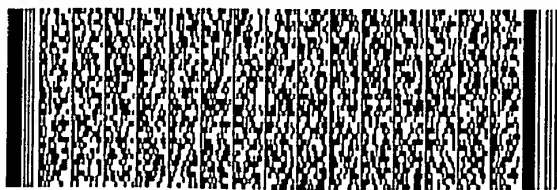
五、發明說明 (2)

而其源極則與液晶單元 LC 之像素電極 (pixel electrode) 相連接。此外，像素 20 還包含有一儲存電容 (storage capacitor) SC 連接液晶單元 LC 與一掃描線 G_1 ，儲存電容 SC 的功用之一是減少漏電流對液晶單元 LC 的電壓的影響，亦即協助液晶單元 LC 儲存電荷。

如圖二所示，施加於液晶單元 LC 上的電壓與光的穿透度具有一定的關係，因此只要依據所要顯示的畫面，控制施加在液晶單元 LC 上的電壓，即可將各個像素設定在適當的光穿透度，配合均勻的光源，而使顯示器產生預定之畫面。而施加在液晶單元 LC 上的電壓係為共通電極 CE 與像素電極之間的電壓差，當 TFT 關閉時，像素電極並未連接至任何電壓源，而處在浮動 (floating) 狀態，此時像素電極的周圍若有任何電壓變動，此電壓變動會透過寄生的電容而耦合至像素電極，並改變其電壓，因而使得施加在液晶單元 LC 上的電壓偏離原先設定之值。而此電壓變動量稱為 Feed-through voltage (V_{FD})，其可表示為：

$$V_{FD} = [C_{GS} / (C_{LC} + C_{SC} + C_{GS})] * \Delta V_G \quad (1)$$

其中，方程式 (1) 內的 C_{LC} 為液晶單元 LC 之電容， C_{SC} 為儲存電容 SC 之電容， C_{GS} 為 TFT 之閘極與源極間之電容， ΔV 則為施加於掃描線上之脈衝電壓之振幅。一般而言，經由調整共通電極 CE 之電壓便可以消除 V_{FD} 所造成之影響，然而由於掃描線內的電阻及電容效應，使得施加於掃描線上

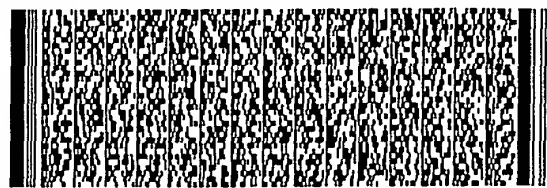
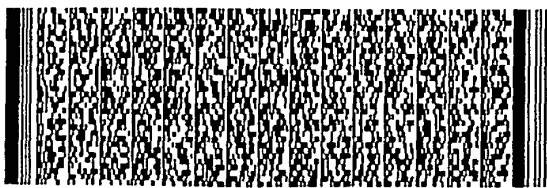


五、發明說明 (3)

之脈衝電壓之負緣 (falling edge) 會有圓角化 (rounded) 的情形，因而造成 V_{FD} 會隨著像素距離掃描線的輸入端 (input end) 越遠而越小，亦即圖一所示之像素 A、像素 B 與像素 C 的 V_{FD} 的關係為 $(V_{FD})_A > (V_{FD})_B > (V_{FD})_C$ 。因此，所有像素的 V_{FD} 所造成的影響便很難經由調整共通電極 CE 之電壓而消除，也因此而無法避免 TFT-LCD 畫面閃爍 (flicker) 的情形。

美國專利案號 6028650 即是為了解決前述缺失之發明。請參考圖三，圖三為習知 LCD 的像素陣列之上視圖。如圖三所示，一像素陣列 30 包含有掃描線 32 與 32a 電連接至一掃描線驅動電路區 DR1、訊號線 34a~34c、以及像素 A、像素 B 與像素 C 分別對應於圖一的像素 A、像素 B 與像素 C。其中像素 A、B 與 C 內分別包含有薄膜電晶體 Q_A 、 Q_B 與 Q_C 以及其相對應的液晶單元 (未顯示)。其中薄膜電晶體 Q_A 、 Q_B 與 Q_C 之間極係與掃描線 32 相連接，其汲極則分別與訊號線 34a、34b 與 34c 相連接，而其源極 36a、36b 與 36c 則分別與液晶單元之像素電極 38a、38b 與 38c 相連接。

如圖三所示，像素陣列 30 的形成是將一圖案化 (patterned) 的導電層形成於一基底 (未顯示) 上，該導電層即是掃描線 32 與 32a。接著一絕緣層及一半導體層依序沈積於掃描線 32、32a 與該基底上，以及沈積另一層圖案化的導電層以形成訊號線 34a、34b 與 34c。最後沈積一透



五、發明說明 (4)

明導電層以形成像素 A、B 與 C 內之像素電極 38a、38b 與 38c。其中掃描線 32a 與像素電極 38a 的重疊區域 40a 係為像素 A 的儲存電容，而重疊區域 40b 與 40c 則分別為像素 B 與 C 的儲存電容。由於重疊區域 40a、40b 與 40c 的面積呈遞減變化，因此其相對應的電容值關係為 $(C_{SC})_A > (C_{SC})_B > (C_{SC})_C$ ，進而可使像素 A、像素 B 與像素 C 的 V_{FD} 的關係為 $(V_{FD})_A > (V_{FD})_B > (V_{FD})_C$ 。

然而，儲存電容的功用之一是減少漏電流對液晶單元時電壓的影響，亦即協助液晶單元儲存電荷，儲存電容的電容越小則對協助液晶單元儲存電荷的能力越低。因此，藉由改變儲存電容的電容大小以使每一個像素保持相同的 V_{FD} ，其缺點之一是電容越小的儲存電容對協助液晶單元儲存電荷的能力越低。此外，為了改變儲存電容以使每一個像素保持相同的 V_{FD} ，則掃描線的寬度必須配合最大儲存電容設計，因此會減少像素中可透光的開口部份，亦即減少開口率。

發明概述

本發明的目的是提供一種液晶顯示面板，並且每一個像素具有約略相同的 V_{FD} ，以改善前述之缺失。

依據本發明之目的，在本發明的較佳實施例中之一種



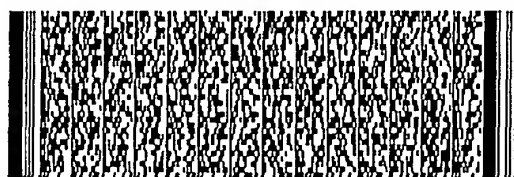
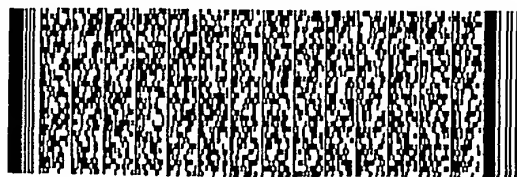
五、發明說明 (5)

低閃爍液晶顯示面板包含有一掃描線控制電路、複數條訊號線、複數條掃描線以及複數個像素。每一該像素包含有一液晶單元與一開關電晶體 (switching transistor)，其中該液晶單元具有一像素電極以及一儲存電容，而該開關電晶體包含有一閘極電連接於該複數條掃描線其中之一、一汲極電連接於該複數條訊號線其中之一，以及一源極電連接於該像素電極。其中該閘極與該源極之間具有一重疊區域，且該重疊區域之面積係隨著相對應於該重疊區域之掃描線之一輸入端與相對應於該重疊區域之像素之距離增加而增加。

由於本發明乃是改變閘極與源極之重疊區域的面積，進而改變 C_g 以達到使每個像素之 V_F 相同之功效。本發明並沒有對儲存電容做任何更動，因此並不會影響液晶單元的電荷儲存。此外，本發明也不需要增加掃描線的寬度，因此可改善開口率減少之缺失。

發明之詳細說明

請參考圖四，圖四為本發明之 TFT-LCD 的像素陣列之上視圖。如圖四所示，一像素陣列 50 包含有掃描線 52 電連接至一掃描線驅動電路區 DR1、訊號線 54a~54c、以及像素 A、像素 B 與像素 C，其位置分別對應於圖一的像素 A、像素 B 與像素 C。其中像素 A、B 與 C 內分別包含有薄膜電晶體 T



五、發明說明 (6)

A、T與T_c以及其相對應之液晶單元(未顯示)。並且薄膜電晶體T_A、T_b與T_c之汲極分別與訊號線54a、54b與54c相連接，其源極56a、56b與56c則分別與液晶單元之像素電極58a、58b與58c相連接，而其閘極則分別與掃描線52相連接。其中掃描線52與源極56a重疊部份為重疊區域60a(斜線部份)，而重疊區域60b與60c則分別為掃描線52與源極56b及56c的重疊部份。此外，薄膜電晶體T_A、T_b與T_c之閘極分別包含有區塊57a、57b與57c，並且區塊57a、57b與57c係位於重疊區域60a、60b與60c內，且區塊57a、57b與57c的面積係呈遞增變化。為了避免區塊57a、57b與57c於後續製程中與閘極分離，可分別於區塊57a、57b與57c的兩側加上一對保護結構62a、62b與62c，其中保護結構62a、62b與62c可設在重疊區域60a、60b與60c之兩側或設在重疊區域60a、60b與60c之內部。由於區塊57a、57b與57c的面積係呈遞增變化，且重疊區域60a、60b與60c分別扣除區塊57a、57b與57c後的面積約略相同，所以重疊區域60a、60b與60c的面積也是呈現遞增變化。



像素陣列50的形成是將一圖案化(patterned)的導電層形成於一基底(未顯示)上，該導電層即是掃描線52。接著一絕緣層(未顯示)及一半導體層(未顯示)依序沈積於掃描線52與該基底上，以及沈積另一圖案化的導電層以形成訊號線54a、54b與54c。最後沈積一透明導電層以形成像素A、B與C內之像素電極58a、58b與58c。



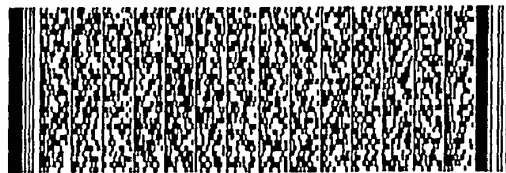
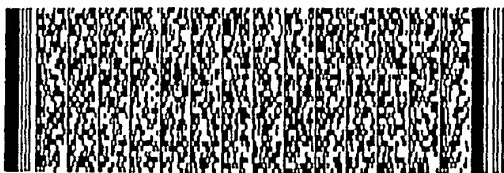
五、發明說明 (7)

請參考方程式 (1)，一般而言，方程式 (1) 所示的儲存電容之電容 C_{sc} 與液晶單元之電容 C_{LC} 皆約為閘極與源極間之電容 C_{GS} 的數十倍，亦即 $C_{sc}, C_{LC} \gg C_{GS}$ ，因此，方程式 (1) 可改寫成下式：

$$V_{FD} = [C_{GS} / (C_{LC} + C_{sc})] * \Delta V_G \quad (2)$$

因此，對於圖四中的像素 A、像素 B 與像素 C 而言，若使 $(C_{GS})_A = (C_{GS})_B = (C_{GS})_C$ 、 $(C_{sc})_A = (C_{sc})_B = (C_{sc})_C$ 與 $(C_{LC})_A = (C_{LC})_B = (C_{LC})_C$ ，則像素 A、像素 B 與像素 C 的 V_{FD} 的關係將為 $(V_{FD})_A = (V_{FD})_B = (V_{FD})_C$ 。然而如方程式 (2) 所示，若使 $(C_{GS})_A < (C_{GS})_B < (C_{GS})_C$ 、 $(C_{sc})_A = (C_{sc})_B = (C_{sc})_C$ 與 $(C_{LC})_A = (C_{LC})_B = (C_{LC})_C$ ，則可使像素 A、像素 B 與像素 C 的 V_{FD} 約略相同，而本發明即是利用此概念以解決前述之缺失。本發明之方法是在閘極上增加區塊 57a、57b 與 57c，以使閘極與源極的重疊區域 60a、60b 與 60c 的面積呈遞增變化，而使重疊區域 60a、60b 與 60c 相對應的電容值關係為 $(C_{GS})_A < (C_{GS})_B < (C_{GS})_C$ ，進而可使像素 A、像素 B 與像素 C 的 V_{FD} 的關係為 $(V_{FD})_A \approx (V_{FD})_B \approx (V_{FD})_C$ 。

在本發明之第一實施例中，像素陣列 50 內有 1024 個像素，並將 1024 個像素區分為複數個區間，其中同一個區間內的薄膜電晶體之閘極所包含的區塊面積皆約略相同，而任兩個相鄰區間內之閘極所包含的區塊之面積差為一預定

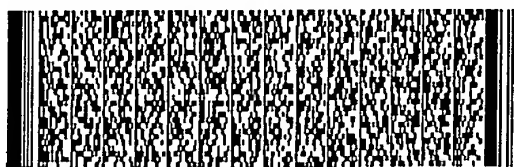


五、發明說明 (8)

值。如圖四所示，若區間 I 與區間 II 相鄰，區間 II 與區間 III 相鄰，則區塊 57b 比區塊 57a 之面積多出上述之預定值，而區塊 57c 比區塊 57b 之面積多出上述之預定值。此外，區塊 57a、57b 與 57c 的形狀並不限定為矩形，只要可達到增加重疊區域 60a、60b 與 60c 面積之目的即可。

請參考圖五，圖五為本發明之另一實施例之 TFT-LCD 的像素陣列之上視圖。如圖五所示，在本發明之第二實施例中，薄膜電晶體 T_A 、 T_B 與 T_C 之源極分別包含有區塊 59a、59b 與 59c，並且區塊 59a、59b 與 59c 係位於重疊區域 60a、60b 與 60c 內且區塊 59a、59b 與 59c 的面積係呈遞增變化，此外，由於重疊區域 60a、60b 與 60c 分別扣除區塊 57a、57b 與 57c 後的面積約略相同，所以閘極與源極之重疊區域 60a、60b 與 60c 的面積亦呈遞增變化。因此，與重疊區域 60a、60b 與 60c 相對應的電容值關係為 $(C_{GS})_A < (C_{GS})_B < (C_{GS})_C$ ，進而可使像素 A、像素 B 與像素 C 的 V_F 的關係為 $(V_{FD})_A < (V_{FD})_B < (V_{FD})_C$ 。其中，如圖五所示，若區間 I 與區間 II 相鄰，區間 II 與區間 III 相鄰，則區塊 59b 比區塊 59a 之面積多出一預定值，而區塊 59c 比區塊 59b 之面積多出上述之預定值。此外，區塊 59a、59b 與 59c 的形狀並不限定為矩形，只要可達到增加重疊區域 60a、60b 與 60c 面積之目的即可。

此外，第一實施例及第二實施例皆可將 1024 個像素區



五、發明說明 (9)

分為 1024 個區間，即每一個區間只包含一個像素，並使每一區間內的閘極或源極所增加的區塊的面積呈遞增變化，而此可更精確地使每一個像素的 V_F 約略相同。

簡而言之，本發明是藉由調整 TFT 之閘極與源極間之電容 C_{GS} ，以使每一個像素的 V_F 約略相同，其方法是在薄膜電晶體之閘極或源極上增加一區塊，以調整各個像素的閘極與源極的重疊區域之面積，而使重疊區域之面積隨著相對應於該重疊區域之掃描線之一輸入端與相對應於該重疊區域之像素之距離增加而增加。

相較於習知技術，本發明乃是改變閘極與源極之重疊區域的面積，進而達到調整 C_{GS} 以使每個像素之 V_F 約略相同之目的。而本發明除了改變閘極與源極之重疊區域的面積外，並沒有對儲存電容做任何更動，因此並不會影響液晶單元的電荷儲存。此外，本發明也不需要增加掃描線的寬度，因此可改善習知技術中開口率減少之缺失。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



圖式簡單說明

圖示之簡單說明

圖一為一般 TFT-LCD 之示意圖。

圖二為一像素之等效電路示意圖。

圖三為習知 TFT-LCD 的像素陣列之上視圖。

圖四為本發明之 TFT-LCD 的像素陣列之上視圖。

圖五為本發明之另一實施例之 TFT-LCD 的像素陣列之上視圖。

圖示之符號說明

10	TFT-LCD	12	掃描線驅動電路區
14	訊號線驅動電路區	16	像素陣列區
20	等效電路	30	像素陣列
32	掃描線	32a	掃描線
34a	訊號線	34b	訊號線
34c	訊號線	36a	源極
36b	源極	36c	源極
38a	像素電極	38b	像素電極
38c	像素電極	40a	重疊區域
40b	重疊區域	40c	重疊區域
50	像素陣列	52	掃描線
54a	訊號線	54b	訊號線
54c	訊號線	56a	源極



圖式簡單說明

56b 源極

57a 區塊

57c 區塊

58b 像素電極

59a 區塊

59c 區塊

60b 重疊區域

62a 保護結構

62c 保護結構

56c 源極

57b 區塊

58a 像素電極

58c 像素電極

59b 區塊

60a 重疊區域

60c 重疊區域

62b 保護結構



六、申請專利範圍

1. 一種低閃爍液晶顯示面板，其包含有：

複數條訊號線；

複數條掃描線；以及

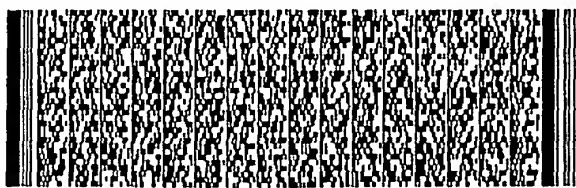
複數個像素(pixel)，每一該像素包含有一液晶單元(liquid crystal cell)，其具有一像素電極以及一儲存電容，以及一開關電晶體(switching transistor)，其中該開關電晶體包含有一閘極電連接於該複數條掃描線其中之一、一汲極電連接於該複數條資料線其中之一，以及一源極電連接於該像素電極；

其中該閘極與該源極之間具有一重疊區域，且該重疊區域之面積係隨著相對應於該重疊區域之掃描線之一輸入端與相對應於該重疊區域之像素之距離增加而增加。

2. 如申請專利範圍第1項之低閃爍液晶顯示面板，其中該閘極包含有一區塊，位於該重疊區域內，並且該區塊之面積係隨著該輸入端與相對應於該區塊之像素之距離增加而增加。

3. 如申請專利範圍第1項之低閃爍液晶顯示面板，其中該源極包含有一區塊，位於該重疊區域內，並且該區塊之面積係隨著該輸入端與相對應於該區塊之像素之距離增加而增加。

4. 如申請專利範圍第2項之低閃爍液晶顯示面板，其中



六、申請專利範圍

該閘極另包含有一對保護結構，分別設於該區塊兩側上，用以避免該區塊與該閘極分離。

5. 一種低閃爍液晶顯示面板，其包含有：

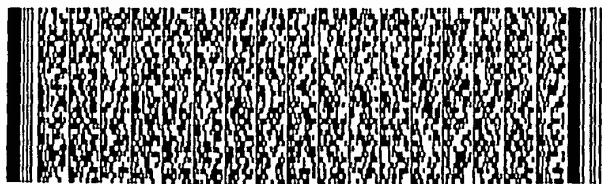
一掃描線，電連接一掃描線控制電路區；

一位於該掃描線上之第一區間，包含有至少一第一電晶體，該第一電晶體包含有一第一閘極電連接該掃描線、一第一汲極電連接一第一訊號線，以及一第一源極電連接一第一像素電極，且該第一閘極及該第一源極之間具有一第一重疊區域；以及

一位於該掃描線上之第二區間緊鄰於該第一區間，包含有至少一第二電晶體，該第二電晶體包含有一第二閘極電連接該掃描線、一第二汲極電連接一第二訊號線，以及一第二源極電連接一第二像素電極，且該第二閘極及該第二源極之間具有一第二重疊區域；

其中該第一區間係位於該掃描線控制電路區與該第二區間之間，且該第二重疊區域之面積係大於該第一重疊區域之面積一預定值。

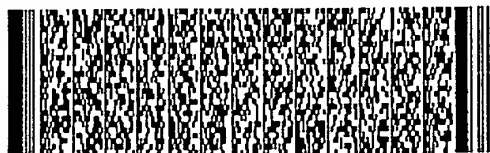
6. 如申請專利範圍第5項之低閃爍液晶顯示面板，其中該第一閘極包含有一第一區塊，位於該第一重疊區域內，該第二閘極包含有一第二區塊，位於該第二重疊區域內，且該預定值係為該第二區塊與該第一區塊之面積差值。

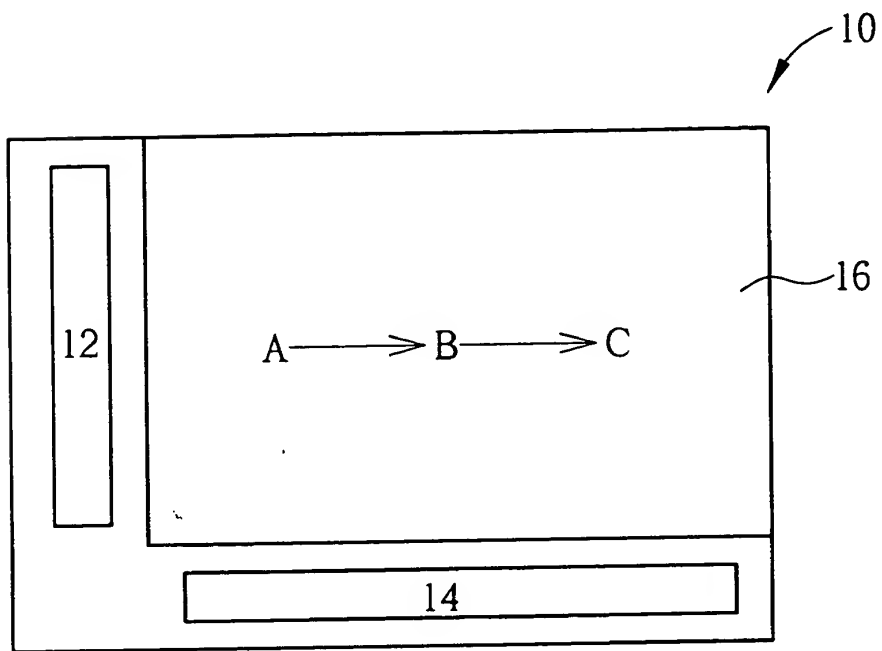


六、申請專利範圍

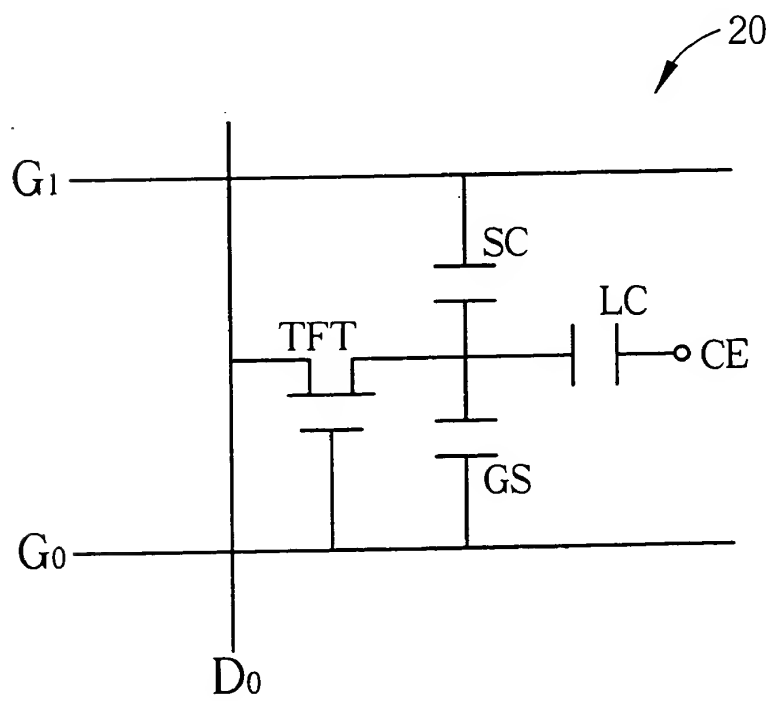
7. 如申請專利範圍第6項之低閃爍液晶顯示面板，其中該第一閘極另包含有至少一保護結構，設於該第一區塊兩側，用以避免該第一區塊與該第一閘極分離。

8. 如申請專利範圍第5項之低閃爍液晶顯示面板，其中該第一源極包含有一第三區塊，位於該第一重疊區域內，而該第二源極包含有一第四區塊，位於該第二重疊區域內，且該預定值係為該第四區塊與該第三區塊之面積差值。

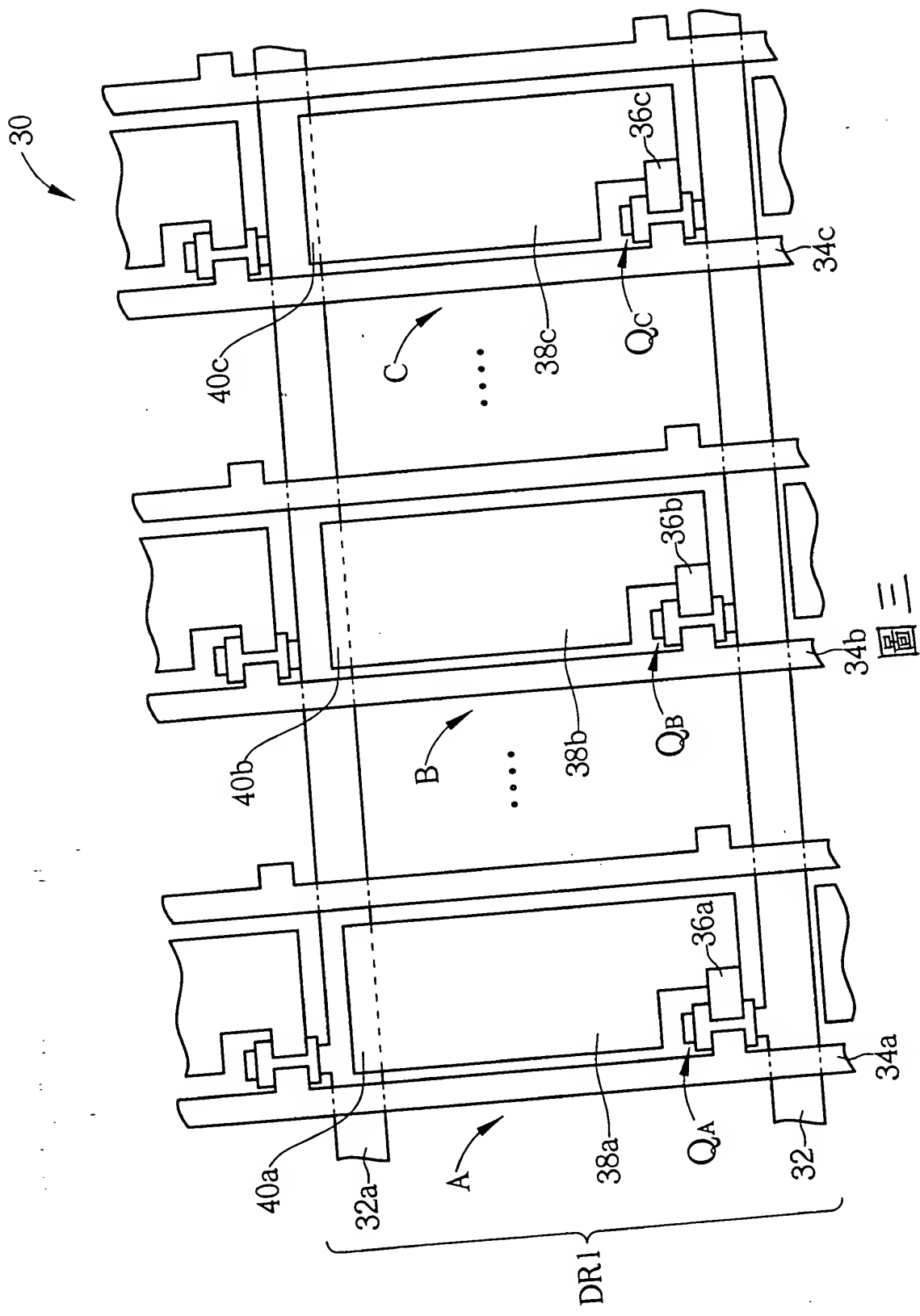




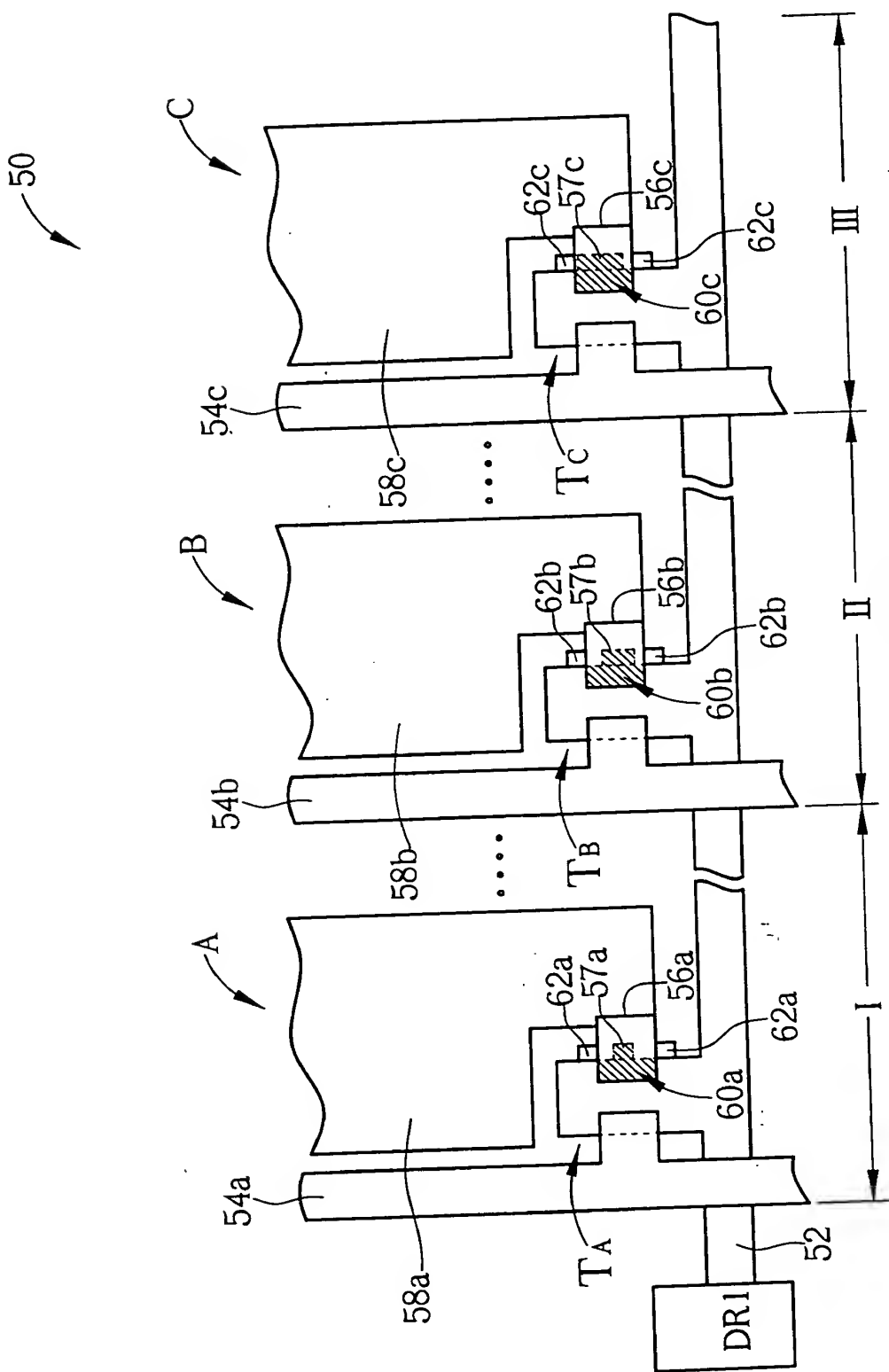
圖一



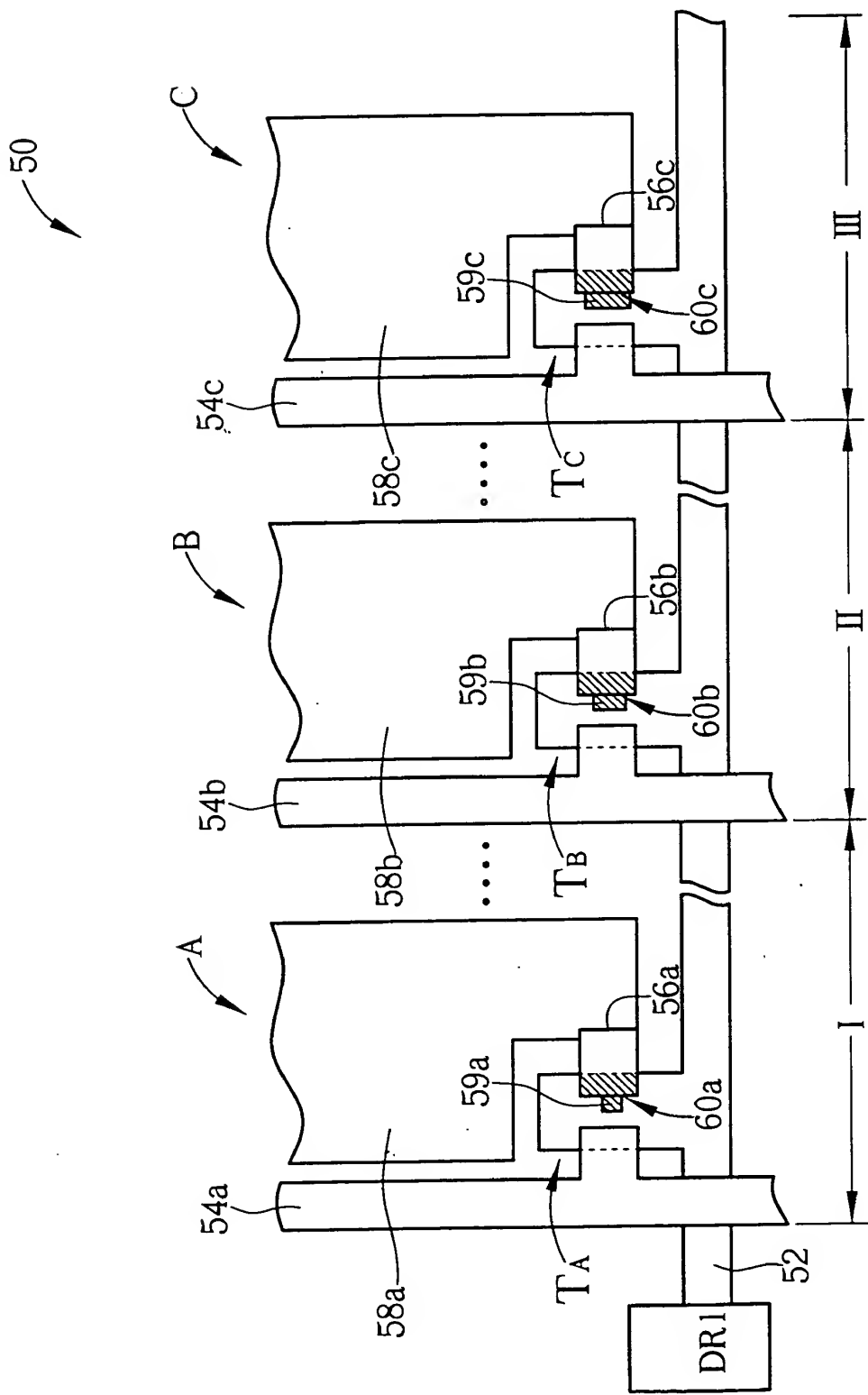
圖二



圖三

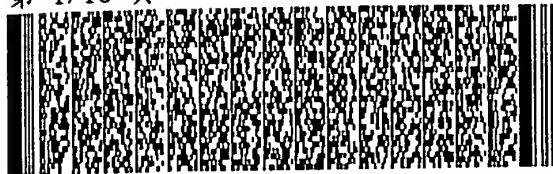


圖四



圖五

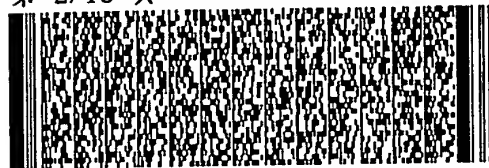
第 1/18 頁



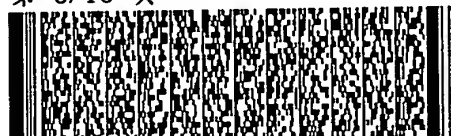
第 2/18 頁



第 2/18 頁



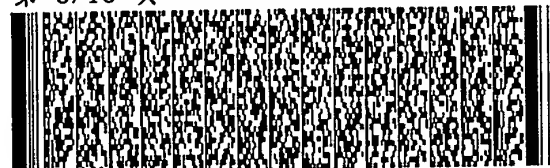
第 3/18 頁



第 5/18 頁



第 5/18 頁



第 6/18 頁



第 6/18 頁



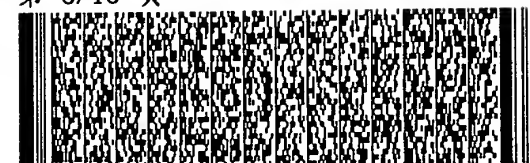
第 7/18 頁



第 7/18 頁



第 8/18 頁



第 8/18 頁



第 9/18 頁



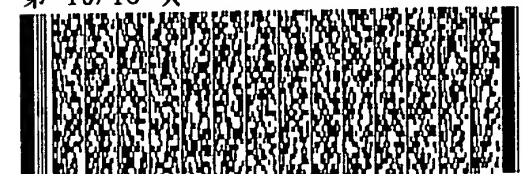
第 9/18 頁



第 10/18 頁



第 10/18 頁



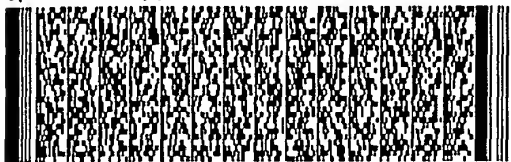
第 11/18 頁



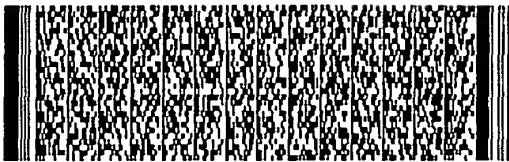
第 11/18 頁



第 12/18 頁



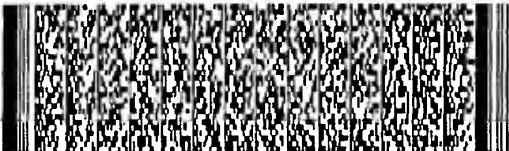
第 12/18 頁



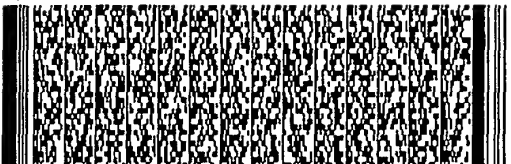
第 13/18 頁



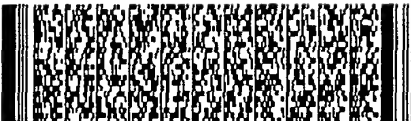
第 13/18 頁



第 14/18 頁



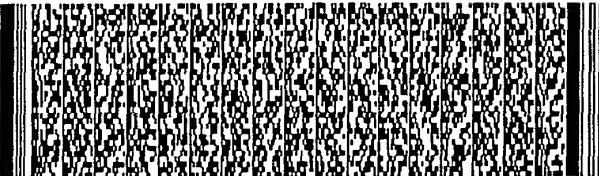
第 15/18 頁



第 16/18 頁



第 17/18 頁



第 18/18 頁

